

NEUVIEME COLLOQUE SUR LE TRAITEMENT DU SIGNAL ET SES APPLICATIONS



NICE du 16 au 20 MAI 1983

TECHNOLOGIE DU TRAITEMENT DU SIGNAL SONAR DES ANNEES 90
SONAR SIGNAL PROCESSING TECHNOLOGY FOR THE NINETIES

D. CARNET

SINTRA ALCATEL 1, Avenue A. Briand 94117 ARCUEIL CEDEX

RESUME

Les performances croissantes demandées à un système sonar supposent, pour la définition des matériels à l'horizon 1990, que des études exploratoires soient menées selon deux grands axes principaux :

- l'analyse théorique du traitement du signal, nécessaire à l'étude de définition fonctionnelle du sonar,
- l'évaluation de la technologie disponible dans les années 90, indispensable à la conception de l'architecture d'un système.

La technologie a une évolution rapide et foisonnante dans laquelle s'inter-pénètrent des facteurs multiples liés à :

- la recherche scientifique et technologique,
- le développement industriel,
- les lois du marché international,
- les choix technico-économiques gouvernementaux,
- la politique industrielle de la D.G.A. (en ce qui concerne l'activité Systèmes d'Armes en général).

Il peut donc paraître présomptueux de prévoir l'avenir, néanmoins un effort d'information et de réflexion doit permettre d'évaluer les chances de certaines technologies électroniques.

On portera une attention particulière au développement des filières d'industrialisation des semi-conducteurs sur le sol national (actuellement TTL, ECL, NMOS, HMOS, CMOS..) à leur pérennité, au développement et à l'industrialisation de composants "sur mesure" (circuit à la demande optimisés, réseaux pré-diffusés, circuits hybrides,...).

On cherchera à quantifier cette évaluation par des ratios du type : puissance de calcul/cm² ou watts dissipés pour les organes de calcul et volume mémoire/cm² ou watts dissipés pour les mémoires.

Les conditions d'utilisation des modules électroniques ont conduit à explorer les filières analogiques et numériques susceptibles d'être utilisées dans les applications basse fréquence et faible puissance. D'une façon générale, l'évolution de la technologie est abordée sous l'aspect "Composants en boîtiers" et non pas "composants au sens large". L'examen de cette évolution n'est donc pas exhaustif.

SUMMARY

In order to define the equipment for the 1990 skyline, the continuously advanced performance demanded to a sonar system implies that exploratory studies should be conducted according to two main lines :

- a theoretical analysis of signal processing, necessary for studying the functional definition of the Sonar,
- an evaluation of the technology which will be available in the 90' s years, essential for the design of the architecture of a system.

This technology is characterized by a rapidly changing evolution in many directions, in which are intermingled different factors linked with :

- scientific and technological research,
- industrial development,
- international marketing rules,
- governmental technical-economical choices,
- D.G.A. industrial policy (generally for the part concerning Weapon Systems activities).

Although it may seem presumptuous to predict the future, an effort to gather information and due consideration should enable to estimate the chances of certain technologies in electronics.

Special attention should be paid to the development of semiconductor industrialization channels on national ground (now TTL, ECL, NMOS, HMOS, CMOS,...), to their perennality, to the development and industrialization of "customized" components (optimized custom-made circuits, prediffused networks, hybrids,...).

Efforts should be made to quantify this evaluation by ratios of the type : calculating power/cm² or dissipated watts for arithmetic units, and memory volume/cm² or dissipated watts for memories.

The utilization conditions of electronic modules have led to investigate the analogue and digital channels likely to be used in low-frequency and low power applications.

Generally speaking, the question of technological evolution is approached under the aspect of "packaged components" and not of "components in the general sense".

Therefore, the analysis of this evolution does not have an exhaustive character.



1. INTRODUCTION

Quelques rappels au début de l'exposé sur les évolutions des grandes filières technologiques permettent de mieux cerner les facteurs de choix des circuits intégrés entrant dans la réalisation d'équipements électroniques.

Les derniers développements technologiques confèrent aux circuits intégrés personnalisés spécifiques (semi-custom) des performances nettement accrues, notamment dans les domaines de la vitesse et de la densité d'intégration, à un coût réduit. Ces réseaux "prédiffusés" concurrenceront de plus en plus les circuits standards du catalogue des constructeurs. Leur conception, grâce à la puissance des moyens informatiques de CAO mis à la disposition de l'utilisateur, offrira dans les prochaines années des possibilités nouvelles dans la définition des architectures de Systèmes.

2. LES FILIERES TECHNOLOGIQUES DES CIRCUITS INTEGRES

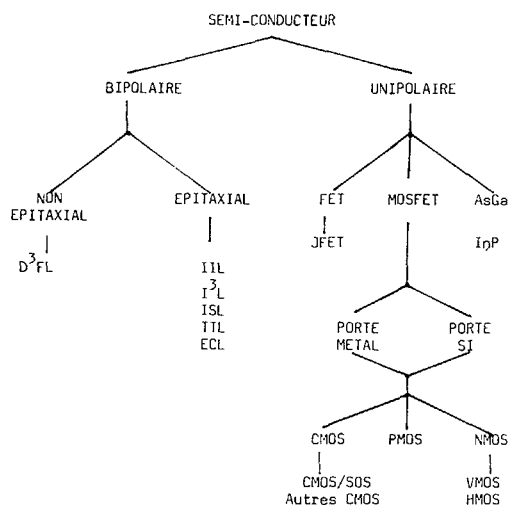
2.1. Les filières MOS et "bipolaires"

Les deux grandes filières technologiques ont pour base le transistor MOS et le transistor bipolaire : les transistors MOS ne mettent en jeu que les porteurs majoritaires du semi-conducteur alors que les seconds utilisent des porteurs minoritaires.

La technologie bipolaire conduit à des circuits pour des applications demandant de grandes vitesses ; la technologie MOS est orientée vers la forte intégration.

Ces deux technologies ont amené le développement de nombreuses autres technologies dérivées : pour le bipolaire, il s'agit essentiellement de la TTL, de l'I²L et de l'ECL (et leurs variantes) ; pour les MOS, on peut considérer comme importante la classe des NMOS (et dérivés HMOS et VMOS) et celle des CMOS (et dérivée SOS).

Le tableau ci-après résume les axes de développement :



Filière bipolaire

La logique TTL correspond à un régime de fonctionnement bloqué-saturé du transistor. L'utilisation de diodes Schottky a permis de faire progresser les temps de réponse de portes d'une dizaine de nanosecondes à quelques nanosecondes.

Ces versions progressent avec l'apparition des séries dites ALS et AS qui remplaceront peu à peu la série LS actuelle, en offrant les performances : 4ns et 1mW pour ALS ; 1,5ns et 22 mW pour AS.

La logique ECL correspond au mode linéaire (non saturé) du transistor ; on distingue deux filières de circuits bipolaires très rapides : ECL et CML (ces derniers sont plus rapides mais plus délicats à interconnecter). Une bonne immunité aux bruits peut être obtenue, car le mode de fonctionnement (jamais saturé) est moins générateur de bruit.

• Filière MOS :

L'évolution des NMOS se fait dans une double direction, la HMOS et la VMOS.

La HMOS résulte d'une contraction de toutes les dimensions du transistor (canal ramené à 1,5µm pour la génération HMOS III).

Le facteur de mérite est ramené à 0,25pJ et le temps de propagation à 0,2ns par porte, toujours pour cette dernière génération.

L'approche VMOS est différente de celle de la HMOS (un sillon est gravé en V dans le silicium) ; cette technologie se dispense de la contraction des dimensions typiques de la HMOS et par conséquent, fait usage des méthodes de production traditionnelles ; ce, pour des performances voisines de la HMOS.

La technologie CMOS (Transistor T.MOS complémentaires nMOS et pMOS) offre, outre sa très faible consommation statique (due à l'absence de courant de polarisation pour les 2 états stables 0 et 1), les avantages suivants :

- la facilité de conception (critère important dans la conception des C.I.),
- le fonctionnement assuré sur une grande plage d'alimentation (de quelques volts à une vingtaine de volts),
- la bonne immunité aux bruits (environ 30% de la dynamique de tension d'alimentation entre les états 0 et 1),
- une forte impédance d'entrée,
- un coût plus faible que les MOS, et une fiabilité parfois meilleure due à sa faible dissipation calorifique, par contre une densité d'intégration un peu plus faible.

Les nouvelles techniques de production du substrat saphir SOS vont rendre économiquement compétitive cette technologie :

- les capacités parasites sont plus réduites,
- les dimensions étant moindres, la densité d'intégration et la vitesse de travail s'accroissent ; de plus la dissipation reste celle des CMOS (infinité) ; les circuits peuvent supporter des tensions plus élevées ; enfin, ils résistent mieux aux radiations ionisantes.

Les technologies NMOS et CMOS ont amené les fabricants à réunir, pour la réalisation des CI, les avantages de fort pouvoir d'intégration de la technologie NMOS et de faible consommation des CMOS.

● Comparaison des densités d'intégration :

Si on analyse les densités d'intégration, on peut classer les technologies en trois groupes : les bipolaires classiques qui se situent entre 20 et 50 portes/mm² ; les MOS à géométrie ordinaire comme le nMOS, le VMOS (sauf les mémoires qui atteignent 200), ou le CMOS/C₂L dont les densités atteignent 100 portes/mm² ; enfin, les MOS à géométrie réduite (HMOS, CMOS/SOS, CHMOS) et le bipolaire I₂L qui vont toutes jusqu'à environ 200 portes/mm². La plupart des technologies actuellement en développement se rejoignent sur cet aspect de la densité d'intégration. Les prévisions un peu plus futuristes envisagent 1000 portes/mm² toujours grâce à la réduction des dimensions aussi bien pour le bipolaire I₂L que pour le HMOS.

● Technologies comparées

Caractéristiques	Bipolaire			MOS		
	ECL subnano-secondes	LS	TTL S	I ₂ L	HMOS (VMOS/HMOS)	CMOS (SOS)
Densité (nb de portes / mm ²)	20	50	50	175	250	200
Temps de propagation t (ns)	0,7	4	1	1	0,5	1
Consommation Pc (mW)	10	1	15	0,2	0,4	0,05
Facteur de qualité txP en pJ	7	4	15	0,1	0,2	0,05

2.2. Semi-conducteur AsGa (Arséniure de Gallium)

Cette technologie dont les développements sont récents, donne naissance à des circuits très performants permettant un grand débit de traitement ; sa rapidité intrinsèque (mobilité de ses électrons) est 6 à 10 fois supérieure à celle du silicium et son courant maximal intrinsèque (vitesse maximale des porteurs) lui est 2 fois supérieure.

Les qualités du matériau ouvrent des secteurs d'application pour lesquels le silicium tend vers ses limites. Ce sont principalement :

- les circuits logiques ultra-rapides et de façon annexe, les circuits linéaires à très large bande passante,
- le domaine des hyperfréquences avec les FET AsGa,
- le domaine de l'opto-électronique (afficheurs, diodes lasers, photorécepteurs) et de la micro-opto-électronique intégrée qui est au stade laboratoire (transmissions optiques du futur).

Outre sa propriété de grande mobilité (comparée à celle du silicium), l'AsGa dissipe intrinsèquement moins que le silicium (point très important pour le VLSI), paramètre d'autant plus intéressant qu'il peut fonctionner jusqu'à des températures maximales de jonction de 350°C (200°C seulement pour le silicium). Il est en outre beaucoup plus résistant aux radiations ionisantes que le silicium.

Les espoirs les plus prometteurs semblent venir des projets concernant la réalisation des mémoires vives : actuellement, une mémoire 4K bits en développement au JAPON, aurait un temps d'accès de 6ns et consommerait 100 mW.

2.3. Les évolutions des filières

● Procédés lithographiques

Lithographie	Résolution (µm)
● projection optique	1,2 - 2
● projection optique répétitive (autofocalisation et réalignement automatique)	0,5 - 0,7
● faisceaux d'électrons	0,1
● rayons X	0,5 - 1
● ultraviolet	0,7

En 85, la moyenne de la production se situera à 3µm (1,5 ou 1µm pour les produits les plus avancés).

En 85, débutera l'étude d'une filière 0,8 à 1µm, des recherches de base étant actuellement envisagées.

Suivant les limites de l'intégration et l'évolution des technologies, les programmes pourront s'orienter vers des matériaux autres que le silicium.

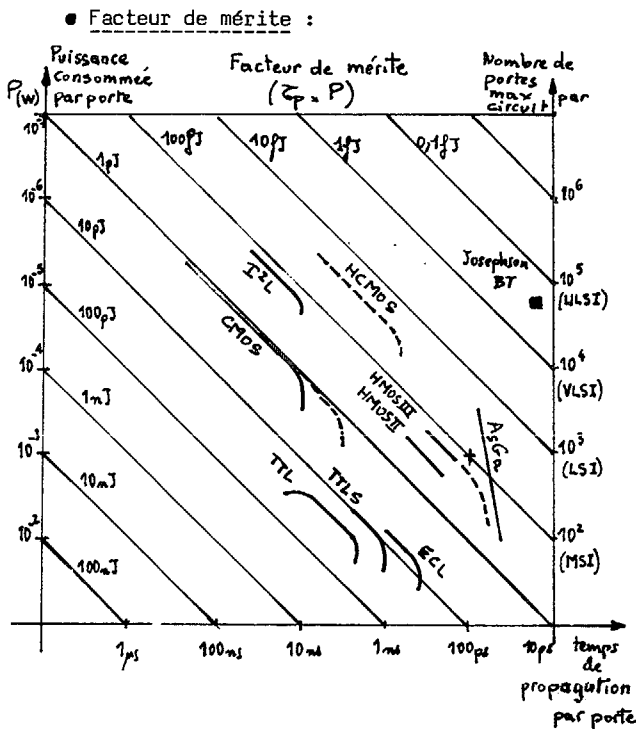
● Évolutions des technologies bipolaires :

Technologie	Caractéristiques	Avantages
Transistor bipolaire (effet transistor saturé)	f _m = 0,4	bon compromis rapidité/consommation
TTL ALS (isolation latérale par oxyde)	tp = 4 ns Pc = 1 mW f _m = 4	● réduction taille des puces/LS ● rapidité
ECL (procédé APSA)	tp = 300 ps Pc = 1,5 mW f _m = 0,45	rapidité

● Évolution de la technologie MOS canal N :

Techno.	Temps de propagation (ns)	Facteur de mérite (pJ)	Longueur du canal (µm)	Épaisseur oxyde (Å)	Épaisseur de jonctions (µm)
(77) HMOS I	1	1	3	700	0,8
(79) HMOS II	0,4	0,5	2	400	0,8
(82) HMOS III	0,2	0,25	1,5	250	0,3

Les HMOS qui suivront les HMOS III ne pourront donner le meilleur d'eux-mêmes que pour une tension d'alimentation inférieure à 3V (et non plus 5V).



Les estimations théoriques montrent qu'à peu près toutes les technologies rapides peuvent atteindre un point critique situé autour de 100 ps et 10^{-3} W/porte, ce qui autorise la réalisation de circuits de 1000 portes logiques.

3. LA CONCEPTION DES SYSTEMES LOGIQUES

Différentes technologies s'offrent au concepteur d'un système électronique, et les critères qui guident son choix relèvent de facteurs à la fois techniques et économiques.

Pour réaliser une fonction numérique, deux approches sont possibles :

a) Utilisation des circuits intégrés standards :

- famille logique standard,
- mémoires (semi-conducteurs, bulles,..),
- réseaux logiques programmables,
- microprocesseurs.

b) Utilisation de circuits fait "à la demande" :

- circuits à la demande optimisés (full custom),
- fonctions précaractérisées,
- réseaux prédiffusés,
- circuits hybrides.

Le choix de circuits standards, disponibles chez le constructeur, permet un prix plus intéressant qu'un circuit à la demande, mais pourrait s'adapter moins parfaitement à la fonction. Le circuit "à la demande" offre par contre des avantages appréciables d'ordre technique (optimisation d'une fonction) et financier (répétitivité du module, grande série,..). Selon les contraintes imposées lors de la conception du système, ces circuits à la demande peuvent être :

- a- des circuits intégrés à la demande optimisés (full custom),
- b- des circuits à réseaux de portes prédiffusées (gate array),
- c- des circuits à réseaux de cellules prédiffusées (cell array),
- d- des circuits hybrides.

4. LES RESEAUX PREDIFFUSES

Les progrès réalisés au cours des prochaines années dans les architectures de Systèmes seront dus pour une grande part à l'ascension rapide des techniques de "prédiffusés" mises à la disposition des concepteurs. Deux facteurs fondamentaux sont à la base de cette ascension :

- améliorations des procédés de fabrication autorisant les plus hautes densités d'intégration,
- outils de CAO dotés de logiciels et de langages aux possibilités de plus en plus étendues.

4.1. Définition des réseaux prédiffusés

Le circuit prédiffusé est réalisé à partir d'un ensemble de composants diffusés dans des plaques de silicium qui attendent les spécifications de l'utilisateur, celui-ci n'intervenant qu'au niveau des masques d'interconnexions.

L'intérêt de cette approche réside dans le fait que la fabrication des différents circuits reste identique jusqu'à un stade avancé du procédé, ce qui a pour conséquences :

- un délai de réalisation plus rapide,
- des frais d'industrialisation plus faibles, ainsi que le bénéfice des avantages des circuits spécifiques (réductions des volumes, simplification des alimentations,...).

On distingue les réseaux de cellules prédiffusées ("cell array") et les réseaux de portes prédiffusées ("gate array").

4.1.1. Les réseaux de cellules prédiffusées (bibliothèque de fonctions)

Le circuit de base comprend plusieurs milliers d'éléments (transistor, résistances) répartis en N cellules SSI ou MSI disposées régulièrement.

Le circuit spécifié par l'utilisateur est réalisé par interconnexion de ces cellules logiques disponibles en bibliothèque ; cette bibliothèque de fonctions précaractérisées est constituée par exemple des cellules : tampons, multiplexeurs etc. spécifiées par les schémas logiques et électriques (ainsi que les caractéristiques principales) et la topologie correspondante.

Le temps de conception de test, de qualification de chaque cellule est effectué une fois pour toutes et profite à tous les utilisateurs. L'approche très structurée et l'utilisation d'un petit nombre de cellules bien connues facilitent la mise à disposition de moyens de CAO en rendant la conception plus sûre (l'utilisateur peut assurer lui-même la conception du circuit, mais également simuler dynamiquement pour une éventuelle optimisation).

4.1.2. Les réseaux de portes prédiffusées

Dans ce cas, on spécifie la fonction en interconnectant entre eux des opérateurs logiques élémentaires (NAND, AND,...) la bibliothèque comporte des schémas d'interconnexion pour les fonctions logiques courantes, ce qui permet à l'utilisateur de travailler sur des blocs fonctionnels connus.

	Nombre de portes	Temps de propagation par porte (ns)	Consommation par porte (μ W)
Haute intégration	6000	2 à 3	120
Faible consommation	1000/2000	15	10
Haute vitesse	4000	0,5	700

4.1.3. Avantages des prédiffusés sur les circuits à façon

Le réseau prédiffusé, s'il n'améliore pas le degré d'optimisation, offre cependant des avantages majeurs :

- le temps de mise à disposition des prototypes est de l'ordre de 4 mois (16 mois en moyenne pour un "full custom"),
- le coût de développement (300 KF par circuit) se trouve minimisé grâce à la fabrication en grande série des plaquettes de base,
- cette technique est intéressante à partir de 500 pièces par an, pour des complexités allant de 200 à 1000 portes.

4.1.4. Principaux types de réseaux et performances

Ces réseaux utilisent pratiquement toutes les technologies.

Cas des circuits intégrés linéaires :

Ils se rencontrent dans les 2 filières technologiques Bipolaire (I2L) et MOS (NMOS et CMOS). La technologie I2L avec ses variantes permet actuellement le mélange de composants linéaires et logiques sur la même puce ; les technologies bipolaires en général se prêtent bien à la réalisation de réseaux de composants analogiques.

Parmi les prédiffusés en préparation, un des plus intéressants est un réseau CMOS intégrant des capacités commutées, spécialement conçu pour les applications filtrage, les deux capacités sont diffusées directement sur le circuit intégré.

Les autres prédiffusés linéaires en développement sont des réseaux BIFET pour circuits faible bruit, des réseaux de transistors pour applications hyperfréquences.

Des procédés (type Subilo-N) actuellement à l'étude permettront, dans les prochaines années de réaliser les circuits linéaires à très grande densité d'intégration et faible consommation.

Exemples de réseaux performants en préparation

- réseaux compatibles TTL/LS combinant les performances de vitesse et de consommation de la TTL/LS et celles de haute intégration de l'I2L dans une technologie nouvelle : l'ISL (2000 portes avec délai de propagation par porte de 1 à 2ns).
- réseau réalisé en technologie Loc-Mos (variante de la CMOS) : augmentation de la densité des circuits tout en améliorant la vitesse.
- réseau de cellules prédiffusées compatibles ECL 100 k.
- réseau prédiffusé HCMOS à 10000 portes (motif à 2μ m et 2.niveaux de métallisation) avec temps de propagation par porte de 2ns.

4.1.5. Dominante pour les prochaines années :

Malgré la grande variété de technologies utilisées, la technologie CMOS apparaît comme celle d'avenir pour la plupart des applications des prédiffusés.

Selon une étude, le marché des prédiffusés en 85 se répartirait entre le CMOS (67%) et le bipolaire (33%) dominé par l'ECL (Secteur des Télécommunications).

5. BILAN

En ce qui concerne les technologies, il apparaît que l'évolution permettant de réaliser des circuits VLSI tiendra à quatre facteurs importants. En premier à la décroissance de la largeur minimale des traits, encore que les limites physiques de fonctionnement des composants soient aujourd'hui telles que l'on puisse encore diminuer leurs dimensions de plus d'un ordre de grandeur sans être gêné, et que, côté technologique des solutions existent pour franchir la barre des 1μ m. Le deuxième facteur important est la diminution de la densité des défauts. Le troisième facteur touche les interconnexions et le quatrième la conception assistée par ordinateur. C'est dans le domaine de la conception que l'effort le plus important est à faire et dans un futur proche, c'est plus la capacité de conception que la technologie qui limitera l'innovation. Au-delà, les limites sont imposées tant par la technologie que par la physique de base des semi-conducteurs.

En ce qui concerne, les techniques de conception des circuits intégrés, le développement le plus attendu est celui des circuits prédiffusés où la technologie MOS et plus particulièrement CMOS se répand. Cette branche de production des circuits sur mesure présenterait une plus forte activité que celle des circuits standards avant la fin de la décennie.