

Programme CITGV

(circuits intégrés très grande vitesse)

TABLE DES MATIÈRES

1. Introduction. But du programme CITGV
2. Moyens à mettre en œuvre
3. Action à entreprendre dans le cadre du programme CITGV
4. Niveau technologique visé
5. Performances pratiques visées
6. Travaux entrepris

1. Introduction. But du programme CITGV

Devant l'évolution très rapide, poussée par la concurrence internationale, des systèmes d'armes modernes, il était devenu nécessaire d'entreprendre un effort particulier pour :

- permettre aux systèmes militaires de bénéficier au plus vite des évolutions de la technologie;
- mieux prendre en compte les impératifs techniques liés aux matériels militaires, en particulier : conditions d'environnement et auto-tests;
- réduire les temps de développement des matériels;
- tenir compte de la spécificité des besoins militaires dans le marché global des circuits intégrés dont ils ne constituent qu'une faible part.

C'est la raison pour laquelle, sur proposition du Service Central des Télécommunications et de l'Informatique, le Délégué Général pour l'Armement a lancé un programme technique CITGV.

La finalité de ce programme est d'acquérir la capacité de produire de façon non dépendante les composants de calcul numérique à très haute intégration et très grande vitesse, nécessaires à la réalisation des systèmes militaires à un niveau technique compétitif.

Son principe est de constituer des ressources (moyens, méthodes, compétences, réalisations) dans deux technologies (bipolaire et C. MOS en classe 1,2 μ), sous la maîtrise d'œuvre des équipementiers français, à leur niveau et au niveau des fondeurs de silicium maîtrisant les technologies, de mettre en place les dispositions d'une exploitation commode et efficace de ces ressources, et de permettre ainsi une réalisation (à la demande) de processeurs adaptés aux besoins particuliers des systèmes à partir de règles et d'éléments communs.

Ces réalisations et moyens devront à la fin du programme technique CITGV être directement applicables à la conception des systèmes militaires.

2. Moyens à mettre en œuvre

Le traitement du signal constitue une classe spécifique du calcul numérique (opérations répétitives en temps réel, très gros flux de données, actions systématiques bien ordonnées...). Les machines de traitement du signal devront donc être traitées comme une classe particulière des machines informatiques.

En outre, chaque système utilisateur possède sa propre spécificité auquel le processeur de traitement du signal devra pouvoir s'adapter pour présenter les performances optimales.

La solution envisagée est donc de donner à chaque concepteur de système les moyens de créer le processeur adapté à ses besoins en mettant à sa disposition :

- une bibliothèque de cellules fonctionnelles, ces cellules étant elles-mêmes des assemblages de microcellules (portes, points mémoire, bascules...) étroitement liées à la technologie de base et les règles d'assemblage nécessaires pour les agencer dans des circuits;
- des règles d'assemblage et normes fonctionnelles définissant l'association de ces cellules et circuits;
- des moyens de conception et d'analyse (utilisant au maximum les CAO existants), nécessaires à la définition complète de ces cellules, circuits, opérateurs et processeurs et de leurs tests.

Cette action ne représente qu'une étape (machines de traitement du signal utilisant des circuits silicium en technologie micrométrique), mais les moyens mis en place devront pouvoir être adaptés aux évolutions des besoins des systèmes et à celles corrélatives de la technologie.

3. Action à entreprendre dans le cadre du programme CITGV

Pour aboutir aux résultats recherchés il sera nécessaire d'entreprendre :

- l'analyse des besoins en traitement du signal (choix des systèmes clients, analyse fonctionnelle de ces systèmes);
- le choix et la définition d'architectures;
- l'établissement de règles de conception et d'assemblage des opérateurs, circuits, cellules (définition précise dans un vocabulaire précis);

- l'étude et la mise en place de logiciels de conception et de simulation allant de la cellule à la machine virtuelle;
- l'étude et la mise en place de logiciels et matériels de test;
- la mise en place des interfaces avec les filières technologiques;
- les actions spécifiques pour, s'appuyant sur ces filières technologiques (disponibles en France), concevoir et réaliser les circuits CITGV. Ces activités seront canalisées autour de thèmes moteurs et aboutiront, outre la création des bibliothèques et des moyens de conception associés et la production d'un certain nombre de circuits, à des réalisations concrètes sous forme de maquettes d'application, sur lesquelles pourront être vérifiées la cohérence de la famille « cellule-circuit-CAO » et la bonne tenue des objectifs initiaux.

Pour l'essentiel elles comportent quatre volets principaux :

- action système, pour définir et développer la ligne d'opérateurs et processeurs de traitement du signal adaptés aux besoins actuellement prévisibles, ainsi que les architectures permettant de réunir ces opérateurs et processeurs dans des structures adaptés aux besoins des systèmes;
- action technologique, limitée aux actions spécifiques essentielles, pour exploiter au mieux les technologies existantes à leur meilleur niveau, en faisant largement appel aux processus automatiques pour optimiser l'interface « concepteur-fondeur », d'où la nécessité pour chaque GTS (Groupe Traitement du Signal) de regrouper toutes les compétences utiles du système au composant. La participation étroite d'un fabricant de circuits intégrés, éventuellement associé à un laboratoire sera ici indispensable;

- création d'un outil capable d'assurer la conception, la simulation et le test de circuits spécialisés conçus à partir de blocs fonctionnels communs (cellules, microcellules) dans des délais minimaux (objectif 3 à 6 mois, fonderie comprise) compatible avec les exigences du développement des systèmes nouveaux qui pourront ainsi, dès leur stade prototype, bénéficier des technologies les plus élaborées;
- production d'un nombre limité de circuits représentatifs des possibilités de la technologie et de l'outil de conception, orientés autour des thèmes moteurs issus de l'analyse des besoins des futurs systèmes militaires.

4. Niveau technologique visé

Le programme CITGV s'appuiera sur les technologies existantes ou en cours de développement en France. Deux phases seront considérées :

- phase 1 : lithographie 2 μ ;
- phase 2 : lithographie 1,25 μ ;

dans les deux technologies concurrentes offrant la meilleure gamme de qualités complémentaires :

- BIPOLAIRE, dont les qualités de vitesse sont recherchées, avec des possibilités d'intégration importantes (jusqu'à 30 000 portes par circuit) limitées seulement par la consommation;
- C. MOS, choisie pour sa faible consommation et ses meilleures possibilités d'intégration.

Globalement, les performances suivantes sont espérées dans la gamme militaire (-55 + 125° C) :

Désignation	Phase 1 2 μ	Phase 2 1,25 μ
<i>Caractéristiques internes :</i>		
Temps de propagation par porte (ns)	2 à 5	1 à 2
Puissance consommée par porte à f_{max} (μ W) ($f_{max} = 1/10 \tau_p$)	100 à 200	50 à 150
Facteur de mérite « P. τ_p » (fJ)	≤ 400	≤ 150
Fréquence de travail (MHz)	10 à 25	20 à 50
Densité maximale d'intégration microcellules (porte, point mémoire) par millimètre carré	500 à 1 000	1 500 à 3 000
Densité moyenne d'intégration microcellules (porte, point mémoire) par millimètre carré	100 à 200	300 à 1 000
<i>Caractéristiques globales :</i>		
Surface d'un circuit (mm ²)	30 à 70	30 à 70
Consommation par circuit (W)	0,5 à 2	1 à 3
Fréquence de travail (MHz)	10 à 25	20 à 50
Nombre de microcellules (portes ou points mémoires) par circuit	5 000 à 15 000	20 000 à 60 000
Facteur de mérite « densité fréquence » portes \times Hz/cm ²	$\approx 2 \cdot 10^{11}$	$\approx 2 \cdot 10^{12}$

Ces phases technologiques devraient permettre la fabrication de circuits prototypes, pour la phase 1 en 1985-1986, pour la phase 2 en 1986-1988.

Ces circuits seront assemblés dans des boîtiers adaptés, pouvant recevoir 100 à 300 entrées-sorties.

5. Performances pratiques visées

Les performances visées sont celles liées aux besoins des systèmes de la prochaine génération. Il est difficile de les

résumer en termes simples, cependant certaines familles d'opérateurs et processeurs semblent se dégager :

- opérateurs ultra rapide « paramétrables ».
 - 10⁸ à 10⁹ opérations par seconde,
 - 20 000 à 30 000 portes,
 - mémoires séparées,
 - consommation 3 W par opérateur;
- opérateurs spécialisés « reconfigurables » :
 - 5. 10⁶ à 5. 10⁷ opérations par seconde,
 - 10 000 à 50 000 portes,

RAPPORTS

- monolithiques (mémoires internes),
- faible consommation;
 - processeurs monolithiques de traitement du signal :
- 10^6 à 10^7 opérations par seconde microprogrammables,
- monolithiques (mémoires internes),
- 30 000 à 60 000 portes,
- faible consommation;
 - processeurs rapides parallélisables de traitement du signal :
- 10^7 à 10^8 opérations par seconde par processeur,
- 10 à 20 processeurs en parallèle,
- 20 000 à 30 000 portes par processeur,
- mémoires séparées,
- consommation 3 à 5 W par processeur.
 - des familles intermédiaires pouvant être déduites des précédentes suivant les besoins et les technologies choisies.

6. Travaux entrepris

Les travaux entrepris concernent les deux technologies :
En technologie bipolaire, les travaux ont été confiés à la THOMSON-CSF qui a constitué un « Groupe de travail traitement du signal : GTTS » entre ses divisions, sous

la maîtrise d'œuvre de la division SDC (ex DRS-TVT).

Elle est orientée vers une « action opérateurs rapides et processeurs programmables grande capacité » pour le traitement de gros systèmes (radars, sonar, guerre électronique...), tout en conservant la démarche globale (conception hiérarchisée à partir de cellules et macrocellule précaractérisées) CITGV.

Commencée par THOMSON-CSF en 1982, elle est soutenue par le programme CITGV depuis 1983. Les règles préliminaires de la première phase technologique sont à l'heure actuelle figées et les moyens de conception en cours de mise en place. Les premiers circuits prototypes sont attendus en 1985. La seconde phase technologique est en cours d'études.

En technologie C.MOS, des travaux d'études préliminaires ont été confiés à deux « Groupes d'Études Traitement du Signal : GETS » :

- ESD, TRT, CSEE sous maîtrise d'œuvre ESD;
- Matra, Sintra, Crouzet-Sfena, sous maîtrise d'œuvre Matra.

Des résultats des analyses faites par ces groupes seront déduits à la mi 1984, les thèmes moteurs, l'organisation à mettre en place et le (ou les) fabricants de composants associés.

Le budget global envisagé pour l'ensemble du programme (1983-1988) est de 250 MF, l'industrie apportant une contribution équivalente.

J. DARRICAU
Ingénieur en Chef de l'Armement